

本件特許クレーム 1 および 20 の原文および試訳

(解釈の争点となった箇所に下線を引いています。)

1. An integrated circuit, comprising:
 - a substrate having active circuitry;
 - a bond pad over the substrate;
 - a force region at least under the bond pad characterized by being susceptible to defects due to stress applied to the bond pad;
 - a stack of interconnect layers, wherein each interconnect layer has a portion in the force region; and
 - a plurality of interlayer dielectrics separating the interconnect layers of the stack of interconnect layers and having at least one via for interconnecting two of the interconnect layers of the stack of interconnect layers;

wherein at least one interconnect layer of the stack of interconnect layers comprises a functional metal line underlying the bond pad that is not electrically connected to the bond pad and is used for wiring or interconnect to the active circuitry, the at least one interconnect layer of the stack of interconnect layers further comprising dummy metal lines in the portion that is in the force region to obtain a predetermined metal density in the portion that is in the force region.

(日本語試訳)

1. 集積回路であって、
 - 能動回路を有する基板と、
 - 前記基板上のボンドパッドと、
 - 前記ボンドパッドに加えられた応力による欠陥の影響を受けやすいことを特徴とする少なくとも前記ボンドパッドの下の方領域と、
 - 各相互接続層が方領域内に部分を有する、相互接続層のスタックと、
 - 前記相互接続層のスタックの相互接続層を分離し、前記相互接続層のスタックの2つの相互接続層を相互接続するための少なくとも1つのビアを有する複数の層間誘電体とを含み、
 - 前記相互接続層のスタックの少なくとも1つの相互接続層は、前記ボンドパッドの下にある機能的金属線を含み、前記機能的金属線は前記ボンドパッドに電氣的に接続されておらずかつ前記能動回路への配線または相互接続に使用され、
 - 前記相互接続層のスタックの前記少なくとも1つの相互接続層は、前記方領域にある部分において所定の金属密度が得られるように、前記方領域にある部分にダミーの金属線をさらに含む。

20. A method of making an integrated circuit having a plurality of bond pads, comprising:
developing a circuit design of the integrated circuit;
developing a layout of the integrated circuit according to the circuit design, wherein the layout comprises a plurality of metal-containing interconnect layers that extend under a first bond pad of the plurality of bond pads, at least a portion of the plurality of metal-containing interconnect layers underlying the first bond pad and not electrically connected to the bond pad as a result of **being used for electrical interconnection not directly connected to the bond pad**;
modifying the layout by adding dummy metal lines to the plurality of metal-containing interconnect layers to achieve a metal density of at least forty percent for each of the plurality of metal-containing interconnect layers; and
forming the integrated circuit comprising the dummy metal lines.

(日本語試訳)

20. 複数のボンドパッドを有する集積回路を作製する方法であって、
集積回路の回路設計を行なうことと、
前記回路設計にしたがって、前記集積回路のレイアウトを開発することと、を含み、
前記レイアウトは、前記複数のボンドパッドのうち、第1のボンドパッドの下に延びる複数の金属含有相互接続層を含み、前記第1のボンドパッドに直接には電氣的に接続されていない電氣的相互接続に使用される結果として、前記複数の金属含有相互接続層の少なくとも一部が、前記第1のボンドパッドの下にあるとともに、前記第1のボンドパッドに電氣的に接続されておらず、
前記方法はさらに、
前記複数の金属含有相互接続層のそれぞれについて少なくとも40パーセントの金属密度を達成するように、ダミー金属線を前記複数の金属含有相互接続層に追加することにより前記レイアウトを変更することと、
前記ダミー金属線を含む前記集積回路を形成することと、を含む。